

Untersuchung der Anwendbarkeit von Timed Hierarchies innerhalb der Signaltechnik

Thema

In vielen technischen Bereichen wie der Signaltechnik haben Eingebettete Systeme häufig sicherheitskritische Funktionen, die zudem besonderen zeitlichen Anforderungen unterliegen. Um die Einhaltung dieser Anforderungen zu gewährleisten, sollten diese Systeme schon in der Modellierungsphase einen umfassenden Testprozess durchlaufen. Eine Möglichkeit, bei der auch zeitkritische Komponenten berücksichtigt werden, ist das Timed Testing. Ausgehend von einem Verhaltensmodell, welches als Timed Automata vorliegt, werden Testfälle generiert, die nach ihrer Ausführung (etwa mit UPPAAL-Tron oder Triple-T) ausgewertet werden. Da diese Timed Automata schnell sehr komplex werden, wurden am Lehrstuhl verschiedene Konzepte für Timed Automata entwickelt, welche die Timed Automata um nützliche Modellierungskonzepte erweitern.

Zielsetzung

Ziel dieser Arbeit ist die Untersuchung der Anwendbarkeit des Timed Hierarchy Modellierungsprozess innerhalb eines Industrieprojekts aus dem Bereich der Signaltechnik.

Vorgehensweise

Im ersten Teil der Arbeit werden die Bewertungskriterien der Untersuchung zusammengefasst und katalogisiert. Außerdem werden die Anforderungen, die modelliert werden sollen, ausgewählt und präzisiert. Dann werden Szenarien entwickelt, die in der Wartungsphase des Industrieprojekts zu einer Anpassung der Anforderungen führen. Im zentralen Teil der Arbeit werden auf der Basis der Anforderungskataloge die Timed Hierarchy Modelle des Industrieprojekts erstellt. Im Anschluss daran wird die Untersuchung des Modellierungsprozesses durchgeführt und die Ergebnisse werden vorgestellt. Die Bewertung erfolgt durch einen Vergleich zwischen dem Timed Hierarchy Modellierungsprozess und einem Modellierungsprozess der auf den herkömmlichen Timed Automata aufbaut.

Status

M. Mijatovic bearbeitet diese Arbeit zurzeit.

Ansprechpartner

- [Dr. rer. nat. Dominik Franke](#)

From:

<https://embedded.rwth-aachen.de/> - **Lehrstuhl Informatik 11 - Embedded Software Laboratory**

Permanent link:

https://embedded.rwth-aachen.de/doku.php?id=lehre:abschlussarbeiten:franke_timedhierarchies

Last update: **2011/05/05 10:47**

